

O'ZBEKISTON RESPUBLIKASI OLIY VA O'RTA MAXSUS
TA'LIM VAZIRLIGI

TOSHKENT DAVLAT TEXNIKA UNIVERSITETI

**Elektron qurilmalarni loyihalash va
konstruktsiyalash (CAD, CAM, CAE)**

kurs loyihasi uslubiy ko'rsatmalar

Toshkent-2020

УДК
ББК

Kadirov R.K., Gulyamova S.T., O'roqov A.N. Elektron qurilmalarni loyihalash va konstruksiyalash (CAD, CAM, CAE). Kurs loyihasisiga uslubiy ko'rsatmalar – T.: ToshDTU, 2020. -24 b.

Toshkent davlat texnika universitetining Ilmiy –uslubiy Kengashi qarori asosida nashrga tavsiya etildi.

Uslubiy ko'rsatmada “Elektron qurilmalarni loyihalash va konstruksiyalash (CAD, CAM, CAE)” fanining dasturiga muvofiq bajariladigan kurs loyihasing tuzilishi va mazmuniga qo'yiladigan umumiy talablar ko'rsatilgan. Multisim muhitida raqamli qurilmani loyihalashtirish namunasi keltirilgan.

Uslubiy ko'rsatma oliy ta'lim muassasalarining 5321900 - Elektron apparatlarni ishlab chiqarish texnologiyasi bakalavr tayyor garlik yo'nalishi bo'yicha talabalarira mo'ljallangan. Sirtqi va masofiy o'qitiladigan elektrotexnik yo'nalishdagi talabalar uchun xam qo'llanma sifatida tavsiya etiladi.

Taqrizchilar: Abduraxmanov B.A. –TDTU, EAF, “REM” kafedrası,
PhD
Po'latov Sh.– TATU, “Mobil aloqa texnologiyalari ”
kafedrası mudiri, t.f.n.

KIRISH

«Elektron qurilmalarni loyihalash va konstruksiyalash (CAD, CAM, CAE)» fani bo'yicha tuzilgan kurs loyiha DTS talablari asosida tuzilgan bo'lib, 5321900 – apparatlarni ishlab chiqarish texnologiyasi yo'nalishi talabalari uchun «Elektron qurilmalarni loyihalash va konstruksiyalash (CAD, CAM, CAE)» fanining mos dasturi asosida yaratilgan.

Ko'rsatma kurs loyahasini bajarish uchun topshiriq va Multisim virtual modellashtirish muhiti yordamida raqamli qurilmalarni qurish va ishlashni amaliy o'rganish uchun kerakli uslubiy ko'rsatmalarni o'z ichiga oladi.

Uslubiy ko'rsatma sodda va murakkab raqamli qurilmalarni ketma-ket o'rganish uchun ierarxik strukturaga ega. Oldin kombinatsion mantiqiy sxemalarning yaratilish printsiplari va ishi, so'ngra xotira xossalriga ega bo'lgan qurilmalar haqida ma'lumot beriladi. Har bir o'rganilayotgan obyekt bo'yicha asosiy tushunchalar, tasnifi, shartli belgilanishi, parametrlari keltiriladi. Nazariy qismdan keyin olingan bilimlarni amaliy o'zlashtirish- virtual stendda raqamli qurilmalarni sintez va tahlili amalga oshiriladi. O'z- o'zini nazorat va materialni yaxshi mustahkamlash uchun har bir bo'limning oxirida mustaqil ish uchun topshiriq va nazorat savollari beriladi.

Ushbu ko'rsatmada asosiy raqamli qurilmalarni o'rganish Multisim muhiti imkoniyatlaridan foydalanib kurs loyahasini loyihalashtirish bilan tugallanadi.

1. Kurs loyahasining maqsadi

Kurs loyahasining maqsadi nazariy bilimlarni amaliyotda mustahkamlash, rivojlantirish va berilgan sxemani tahlil qilish jarayonida muhandislik yechimlarini topishdagi ko'nikmalarni tekshirish, shuningdek, olingan nazariy natijalarni rivojlantirish, shuningdek, loyihalalanayotgan qurilmaning turli xil variantlarni yaratish va uning asosiy parametrlarini eksperimental tadqiq qilish malakalariga ega bo'lish.

Kurs loyahasining vazifalari “Raqamli sxemotexnika”, “Elektron qurilmalarni loyihalash va konstruksiyalash (CAD, CAM, CAE)” fanlarini o'zlashtirishda egallagan nazariy bilimlarni mustahkamlashdan iborat.

Kurs loyihasini bajarish jarayonida talabalar raqamli qurilmalarning sxemalarini yaratish va maxsus adabiyotlar bilan ishlash ko'nikmalariga ega bo'ladi.

2. Kurs loyihasini bajarish bo'yicha ko'rsatmalar

Kurs loyihasi bir o'quv semestr davomida bajariladi va tugatilgan bo'lishi, topshiriqda ko'rsatilgan muddatda himoya qilinishi kerak.

Kurs loyihasiga topshiriq har bir talabaga loyiha rahbari tomonidan beriladi va kafedra mudiri tomonidan tasdiqlanadi. Kurs loyihasi topshiriq varag'i mundarijadan keyin qo'yiladi va kurs loyihasi uchun boshlang'ich ma'lumotlar ularning qiymatlari variantlarini jadval ko'rinishida berilgan bo'ladi. (Ilova 2)

Kirish qismida raqamli qurilmalarning hozirgi paytda o'rni, ishlab chiqarishning turli sohalarida va maishiy hayotdagi qo'llanilishi keltiriladi. Shuningdek, asosiy raqamli sxema elementlari, ularning seriyalari, keng tarqalgan raqamli sxemaning funktsional uzellarini ta'kidlab o'tish mumkin. Kurs ishining ushbu qismida anik ko'nikmalarga ega bo'lishdagi o'quv vazifalari bilan bog'liq bo'lgan ishning maqsadi shakllantiriladi. Bu yerda shuningdek, kurs loyihasining topshirig'iga mos bo'lgan raqamli sintezlanayotgan qurilmaning strukturali sxemasini keltirish mumkin.

Loyihalanayotgan raqamli qurilmaning element bazasini tanlash RQning sintezi uchun raqamli integral sxemaning seriyasini tanlash, masalan K1533, K561, hisoblagich sxemaning holatlar indikatorini tanlash; kodlash turini tanlashdan iboratdir. Tanlovni asoslash uchun uslubiy ko'rsatmada tavsiya qilinayotgan adabiyotlardan foydalansa bo'ladi.

Raqamli sxemaning sintezi kurs loyihasining 1-5 bo'limlarida Multisim muhitidan foydalanilgan holda amalga oshiriladi.

Xulosa qismida loyihani bajarish jarayonida echiladigan o'quv vazifalari aks ettirilishi kerak.

Ilovada loyihalanayotgan raqamli qurilmaning tarkibiga kiradigan elektron komponentlar, ularning shartli belgilanishlari va ularning ma'lumotnomadagi parametrlari kiritilishi kerak.

3. Bajarish tartibi va muddatlari

Talaba kurs loyahasiga topshiriq oladi va o'qituvchi rahbarligida mavzu bo'yicha mustaqil izlanish olib boradi. Kurs loyahasida talaba nazariy bilimlarga tayanib, elektron qurilmaning funktsional va printsipial elektr sxemasini yaratishi va dasturiy ta'minot orqali uni modelini yaratib, loyihaning oxirida esa qurilmaning maketini tayyorlab, himoyaga olib chiqadi.

Talaba kurs loyahasiga topshiriqni olib ishni quyidagi ketma-ketlikda tashkil etadi:

- 1) qo'yilgan masalaning loyihalana yotgan qurilmaning texnik parametrlariga bog'liq bo'lgan bor variantlarini va topshiriqni aniqlashtiradi;
- 2) loyihaga tegishli mavzu bo'yicha adabiyotlarni tanlab o'rganadi;
- 3) rahbari bilan "Kurs loyahasiga topshiriqni" kelishib, uni rasmiylashtirib, ishlab chiqadi;
- 4) sxemaning funktsional va strukturali variantlarini ishlab chiqadi, ularni taqqoslab baholaydi.

Kurs loyihani bajarish muddatlari quyidagi 1-jadvalda keltirilgan

| Bosqichlar bo'yicha bajariladigan ishlar | Semestr haftalari | | | | | | | | | | | | | | | | |
|--|-------------------|---|---|---|---|---|---|---|---|----|----|----|----|----|----|----|----|
| | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | 16 | 17 |
| Topshiriqlarni olish | + | | | | | | | | | | | | | | | | |
| Topshiriqlarni o'rganish va adabiyotlarni tanlash | | + | | | | | | | | | | | | | | | |
| Mavjud yechimlarning tahlili va qurilmaning funktsional sxemasini yaratish | | | + | + | | | | | | | | | | | | | |
| Qurilmaning printsipial sxemasini ishlab chiqish | | | | | + | + | + | | | | | | | | | | |
| Elektr hisoblashlarni bajarish | | | | | | | | | + | + | + | + | | | | | |
| Modelli va natural eksperimentni olib borish | | | | | | | | | | | + | + | + | | | | |

Tekst varaqning bir tomonida joylashadi. Betlar arab raqamlari bilan o'ng burchakda raqamlanadi. Titul varag'i raqamlanmaydi. Raqamlanish avtomatik ravishda Vstavka-Nomera stranits, yoki Vid-Kolontitul buyruqlari bilan amalga oshiriladi.

Bo'limlar va qism bo'limlar nuqta bilan ajratilgan arab raqamlari bilan raqamlanadi: birinchi raqam-bo'lim raqami, keyingisi qism bo'limining raqami hisoblanadi. Shu usulda jadvallar va rasmlar tegishli bo'lim bo'yicha raqamlanadi.

Hisob-tushuntirish qismining strukturasi quyidagicha:

- titul varag'i;
- kurs loyihasining mundarija varag'i;
- variant bo'yicha topshiriq varag'i;
- mundarijaga muvofiq kurs loyihasi bo'limlari;
- adabiyotlar ro'yxati;
- ilova

Titul varag'ining namunasi Ilova 1 da keltirilgan.

Mundarija varag'i quyidagi punktlardan iborat:

Topshirig'i (variantga mos);

Kirish;

- 1) loyihalananayotgan raqamli qurilmaning elementar bazasini tanlash;
- 2) hisoblagich sxemasining deshifrotirlarning sxemasini sintezi;
- 3) hisoblagich sinxron sxemasi sintezi;
- 4) chastota buluvchisi sxemasi sintezi;
- 5) raqamli impuls manbaining sxemasini sintezi;

Xulosa.

Ilova.

Adabiyotlar ro'yxati

Texnik topshiriqda yaratilayotgan qurilmaning vazifasini, texnik xarakteristikallari va unga qo'yiladigan talablarni aniqlab olish kerak.

6. Grafik qismini rasmiylashtirishga talablar

6.1. Kurs loyihasini Multisim muhitida bajarish namunasi

Multisim dasturi kurs loyihasini bajarish uchun qulay vositadir, chunki u fakat katta komponentlar kutubxonasiga ega bulib kolmay, balki loyixalanayotgan rakamli qurilmani sintez va analiz qilish uchun turli xil vositalariga egadir.

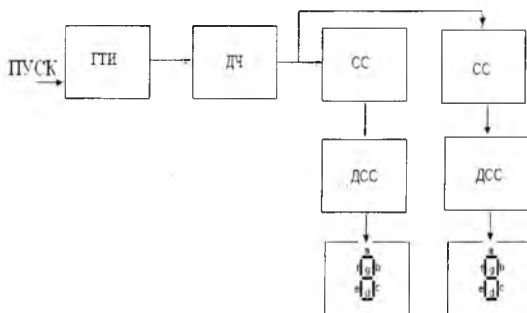
Bayt o'Ichamidagi so'zlar kodi ketma- ketligini shakllantiruvchi raqamli qurilmani (RQ) qurishni ko'rib chiqamiz. Qurilma ikkita yetti segmentli 16 tali belgilar ko'rinishidagi indikatorni aks ettirishi kerak.

RQ quyidagi funksional bloklardan tashkil topgan:

- Raqamli takt impulslar manbai (generator) (TIG);
- Chastota bo'luvchisi (ChB);
- Hisoblagich sxemalar (XS);
- Hisoblagich sxemalar holatlari deshifratlari (DHS);
- Yettisegmentli indikatorlar (SI).

TIG ChB ga kirayotgan berilgan f_1 chastotali raqamli impulsni shakllantiradi. ChB chikishida chastotaning rakamli impul'slari shakllantiriladi $f_2 = f_1/Kd$, bu yerda $Kd - f_1$ bo'lish chastotasining berilgan koeffitsienti.

ChB chiqishidan XS ga impuls kiradi. XS sxemalari belgilangan holatlar soniga ega. XS larning boshlang'ich holatlarida nol yozilgan. XS da har bir yangi impuls kirishi bilan keyingi holatga o'tadi, bu SI da o'noltitali son ko'rinishida keladi. XS da holatlar SI da belgilarga o'zgarishi uchun DXS xizmat kiladi. Ushbu RQ ning blok-sxemasi rasm- 1 da keltirilgan.



1-rasm. RQ ning blok sxemasi

Blok sxemada chap zanjirning bir xil turdagi HS va DHS larning bloklari SI da belgi kodlarni aks ettirish va yuqori razryadlarni, o'ng tomondagisi kichik razryadlarni o'zgartirishga xizmat qiladi.

HS ning 6 holati berilgan bo'lsin, har birida SI da ketma-ket o'noltili sonlar: 00, 3S, A7, 41, d5, 9E aks ettirilishi kerak.

Berilgan RQ ning sintezi va hisoblashni oxiridan boshlash kerak, ya'ni DHS larni hisoblashdan boshlash kerak.

6.2. DHSlarning sxemalarini hisoblash va sintez qilish

Loyihalashni DHS ning SI kichik razryadidan boshlaymiz. Kichik razryadli indikatorlarda topshiriqqa muvofiq quyidagi sonlar aks ettiradi: 0, S, 7, 1, 5, E.

DHS sxemasini sintezi uchun uning haqiqiylik jadvali tuziladi (2-jadval). Unda berilgan belgilarning ikkili ekvivalentlari va ularga mos SI segmentlari holatlari yoziladi: agar segment berilgan belgi aks ettishi uchun yo'qilsa, u holda unga mos katakda 1, agar yo'q bo'lsa, u holda 0 yoziladi.

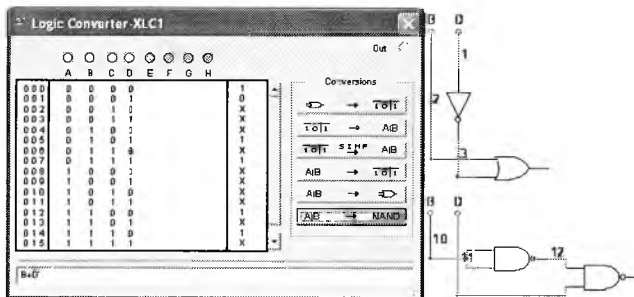
Har bir segmentning holatlar jadvalini 4-chiqishli funktsiya o'zgaruvchilar: X_0, X_1, X_2, X_3 sifatida ko'rish kerak, chunki 4-razryad yordamida berilgan 16-li sonni ifodalash mumkin.

2-jadval

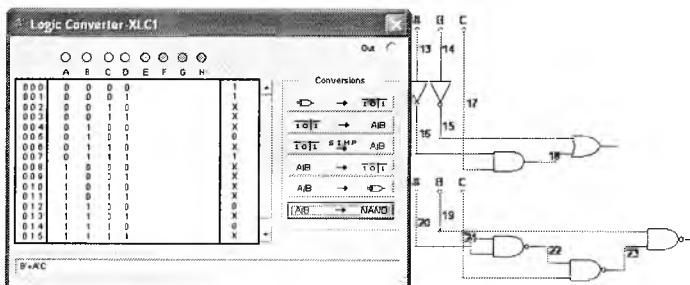
| SS holati № | SI da belgilanishi | DHS kirishlari | | | | SI segmentlar holatlari | | | | | | | |
|----------------|-----------------------|-------------------|-------|-------|-------|-------------------------|---|---|---|---|---|---|---|
| | | x_3 | x_2 | x_1 | x_0 | a | b | c | d | e | f | g | |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 1 | S | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 |
| 2 | 7 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 3 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 4 | 5 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 |
| 5 | E | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 |

Haqiqiylik jadvali asosida ko'rsatilgan funktsiyalarni minimizatsiyasini bajarish kerak. Odatda bu Karno xaritasi yoki Veych diagrammasi yordamida amalaga oshiriladi. Multisim dasturida undan ham oson minimallashtirish mumkin. Buning uchun maxsus virtual vositalardan foydalanish - mantiqiy o'zgartkichda haqiqiylik jadvali orqali tayyor sxemani olish mumkin. Bunda A, B, C, D lar mantiqiy

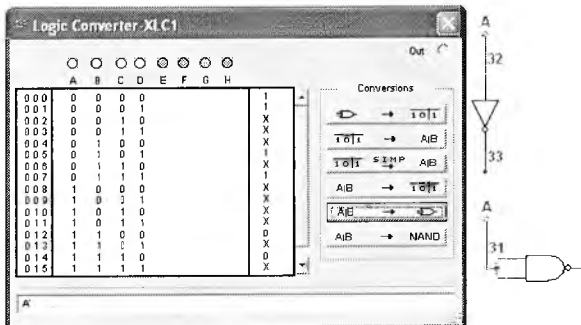
o'zgartgichdagi o'zgaruvchilar 1- jadvaldagi X_3, X_2, X_1, X_0 o'zgaruvchilarga mos keladi. 2 – 7-rasmlarda $F_a – F_d, F_e, F_g$ segmentlarning funksiyasini amalga oshirilishi keltirilgan. Bu rasmlardagi yuqoridagi sxema bulev bazisida qurilgan, pastkisida VA-EMAS bazisida joylashgan. 1-jadvaldan ko'rinib turibdiki, F_f va F_d funksiyalar tengdir. Shuning uchun F_d funktsiyani topilganidan keyin F_f ni olish talab etilmaydi.



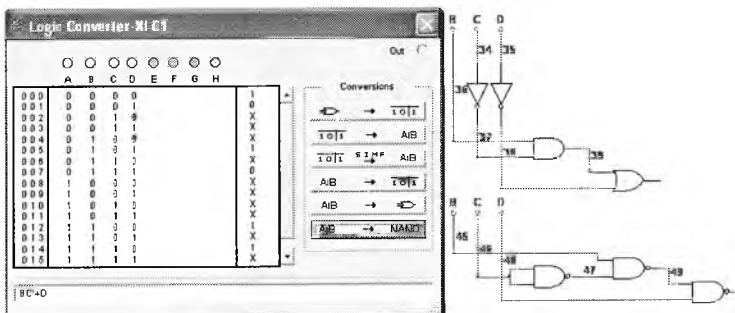
2- rasm. Mantiqiy o'zgartgichda $F_a – F_d$ segmentlar funksiuasi



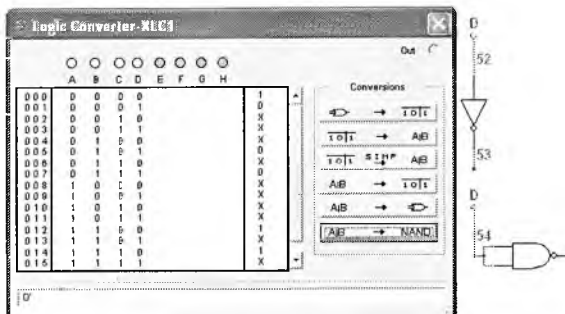
3-rasm. Mantiqiy o'zgartgichda F_e segment funksiuasi



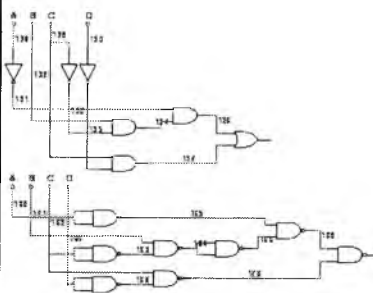
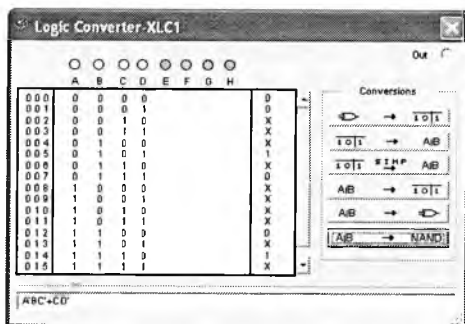
4-rasm. Mantiqiy o'zgartichda Fg segment funksiuasi



5-rasm. Mantiqiy o'zgartichda ME o'zgarishlarini bajarish



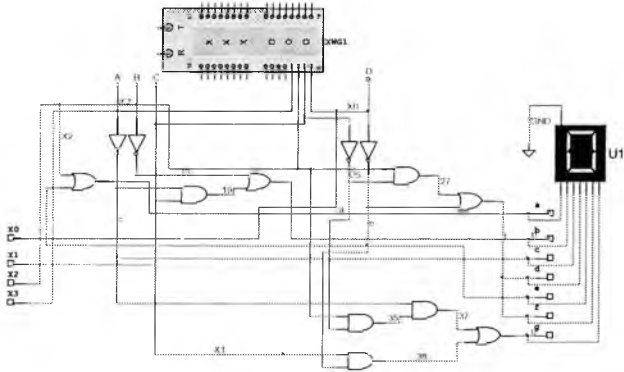
6-rasm. Mantiqiy o'zgartichda ME o'zgarishlarini bajarish



7-rasm. Mantiqiy o'zgartichda ME o'zgarishlarini bajarish

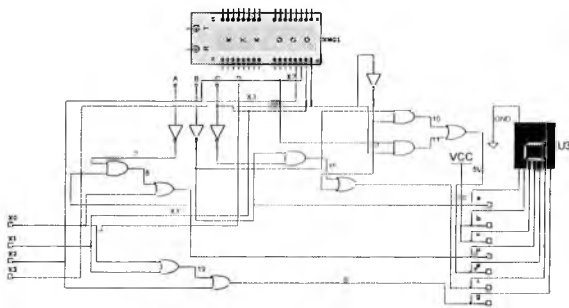
Shuningdek, 1-jadvaldan va 4,6 rasmlardan $F_s = X_3$, esa $F_e = X_0$ (shtrix inversiyani bildiradi) ligi ko'rinib turibdi, ya'ni F_s va F_e ni amalga oshirish uchun o'zgaruvchilar inversiyasidan foydalanish kerak, mos ravishda X_3 va X_0 . So'ngra hamma funktsiyalarning segmentlarini DHS larning SI ning kichik razryadiga birlashtirish lozim. 8 -rasmda bulev bazisidagi ushbu sxema keltirilgan. VA-EMAS bazisidagi DHS sintezi (agar topshiriq bo'yicha talab qilinsa) shuningdek, qiyinchilik tug'dirmaydi.

Sxema ishining to'g'riligi va sintezini uning kirishlarini, masalan, so'z generatoriga ulab, chiqishlarni esa, yettisegmentli indikatorga (Indicators guruhi, HEX_DISPLAY oilasi, SEVEN_SEG_COM_K_ORANGE komponenti) ulash kerak. Yuqori razryadli SI DHS sintezi quyi razryadliga o'xshab bajariladi. Bunda $F_a = X_2$, $F_b = F_s = 1$, $F_d = X_3 X_2 + X_0$, $F_e = X_2 X_0 + X_2 X_0$, $F_f = X_2 X_1 + X_0$, $F_g = X_0 + X_1 + X_2$ bo'ladi. Shuni ta'kidlash kerakki, F_b va F_s funktsiyalar segmentlari tenglik holatida oson sxemali ko'rinishini beradi. b va s segmentlarni VCC mantiqiy birlik manbaiga ulash kerak.



8-rasm. VA-EMAS bazisidagi DHS sintezi

9 –rasmda bulev bazisidagi yuqori razryad SI DHS sxemasi keltirilgan. 11-rasmda quyi razryadli tayyor hisoblash sxemasi ko‘rsatilgan. Rasmda ko‘rinib turibdiki, funktsiyani amalga oshirish sxemaning kombinatsion qismidagi D-kirishlari triggerlarning to‘g‘ri va inversli chiqishlaridan foydalaniladi.



9-rasm. Yuqori razryad SI DHSi sxemasi

6.3. Hisoblagich sxemasini hisoblash va sintez qilish

Loyihalanayotgan RQning hisoblagichi hisoblagichning berilgan holatiga o‘tishini tashkil qiladigan sinxron hisoblagich sxemalar prinsipi asosida qurilishi kerak. Odatda bunday sxemalarning sintezi uchun o‘tish jadvallari tuziladi. 10-rasmda kichik razryadli loyihalanayotgan

hisoblash sxemalarining o'xshasha jadvallari keltirilgan. Jadvaldan ko'rinib turibdiki, hisoblagich sxemaning triggerlarining D- kirishlari holatlari keyingi chiqishlar holatlariga mos keladi. Bu holatda HS ning yangi holatga o'tishida uning chiqishlarida SI da berilgan belgilarga mos keladigan kodli so'zlar shakllanadi.

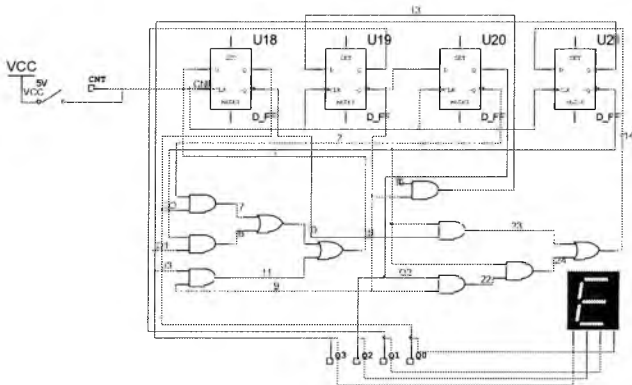
D-kirishlar funktsiyasi sintezi DHSlarda funktsiya segmentlar kabi bajariladi. Shuni hisobga olish kerakki, agar mantiqiy o'zgartkichlar yordamida sintez qilish uchun A,B,C,D 4 ta o'zgaruvchilar qo'llansa, u holda ular Q_3, Q_2, Q_1, Q_0 o'zgaruvchilarga mos kelishi kerak.

Natijada $F_{D0} = Q_2 Q_0 + Q_3 Q_1 + Q_3 Q_1$, $F_{D1} = Q_2 Q_1$, $F_{D2} = Q_1$, $F_{D3} = Q_3 Q_0 + Q_3 Q_2 Q_1$ ni olamiz.

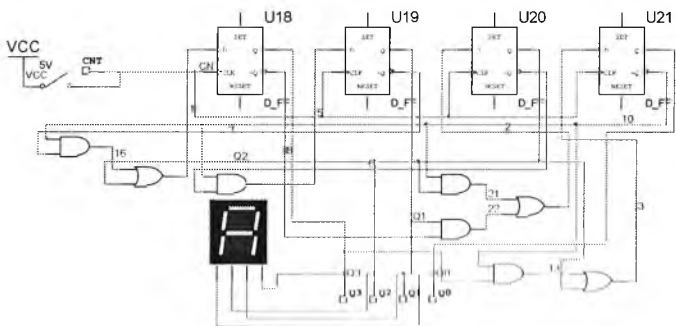
Sxemaning sintezi, ishi va sxemani sozlanishi to'g'riligini tekshirish uchun uni S-kirishini VCC manbaiga, chiqishlariga esa 16-li so'zning yettisegmentli indikatorni ulash kerak. Yuqori razryad HS sintezi kichik razryadliga o'xshab bajariladi. Bunda $F_{D0} = Q_3 Q_1 + Q_2$, $F_{D1} = Q_3 Q_2$, $F_{D2} = Q_3 Q_2 + Q_1 Q_0$, $F_{D3} = Q_3 Q_0 + Q_2$ bo'ladi. 12- rasmida HS tayyor katta razryad hisoblagich sxemasi ko'rsatilgan. Uni ham sintezi va ishini tekshirish lozim.

| SS holati № | SI da belgilanishi | SS-chiqishlar holatlari | | | | D- kirishlar holati | | | |
|-------------|--------------------|-------------------------|-------|-------|-------|---------------------|-------|-------|-------|
| | | Q_3 | Q_2 | Q_1 | Q_0 | D_3 | D_2 | D_1 | D_0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 1 | C | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 |
| 2 | 7 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 1 |
| 3 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 4 | 5 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 |
| 5 | E | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 |

10-Rasm. Kichik razryadli loyihalananayotgan hisoblash sxemalari



11-rasm. Quyi razryadli tayyor hisoblash sxemasi

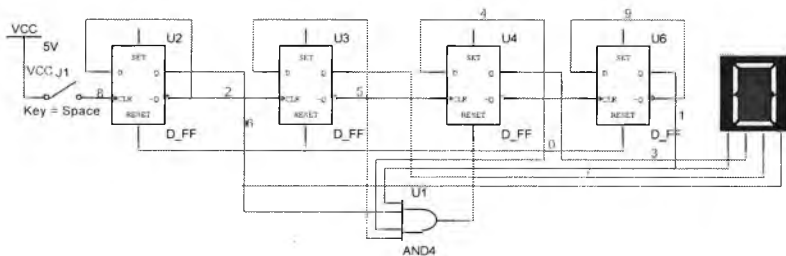


12- Rasm. HS tayyor katta razryad hisoblagich sxemasi

6.4. Chastota bo'luvchi sxemasini sintez qilish

Chastota bo'luvchi asinxron ikkili hisoblagich asosida quriladi. Chastota bo'luvchining $K_d=9$ sxemasi 13-rasmida ko'rsatilgan. ChB razryadlar sonini K_d berilgan qiymatlarda ikkili razryadlarni miqdori bo'yicha aniqlash mumkin. $9=1001$ sonining ikkili kodi 4- razryaddan tuzilgan bo'lsa, u holda ChB sxemasi 4 ta trigger asosida quriladi. n-razryadli hisoblash asinxron sxemaning moduli $M=2^n$ ifodasi bilan aniqlanadi.

Loyihalana yotgan ChB ning moduli $M=2^4=16$, Kd dan katta. Shuning uchun sxemaning hisobini shunday o'zgartirish kerakki, har bir 9 kirish impulsida bitta chiqish impulsi shakllanishi kerak. Buni qo'shimcha kombinatсион sxemalar yordamida amalga oshirish mumkin, har bir 9-chi kirish impuls sbros signali ChB ning hamma razryadlarini boshlang'ich nol holatga shakllantirishi kerak. Buning uchun ustma-ust tushuvchi oddiy sxemasini qo'llash mumkin. 13-rasmda bunday mantiqiy element sxemasi bo'lib 4 VA xizmat qiladi. Ularning chiqishlari to'g'ri va inversli chiqishlari ChB ga mos razryadlar holat chiqishlariga bog'liq ravishda ulanadi. Bizning ChB ustma-ust tushuvchi sxema kirishlari 0chi va 3 chi razryadlar to'g'ri chiqishlariga, va 1 chi va 2 chi razryadlar inversli chiqishlariga ulanadi. Bu holatda 9-chi kirish impulsining kelishi ChB da hamma birlarning ko'rsatilgan chiqishlarida hosil bo'lishini keltirib chiqaradi, natijada mantiqiy element chiqishida mantiqiy bir signali shakllanadi. Mantiqiy elementning chiqishi hamma triggerlarning R – sbros kirishiga ulangan bo'lsa, u holda 9-chi impulsida ChB boshlang'ich holatga o'tadi.



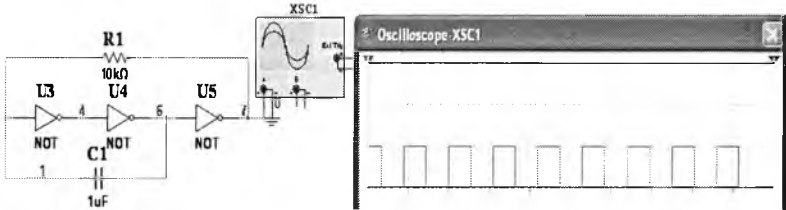
13-rasm. Chastota bo'luvchisi sxemasi

ChB ning ushbu sxemasida to'g'ri R-kirishli D-trigger qo'llaniladi. Agar R-kirishli D-trigger qo'llanilsa, u holda triggerlarning sbrosi lga emas, nolga o'tishini hisobga olish kerak. Unda bunday mantiqiy element o'rniga 4 VA-EMAS mantiqiy elementini olish kerak bo'ladi yoki bizning sxemamizni inverter orqali ulash lozimdir.

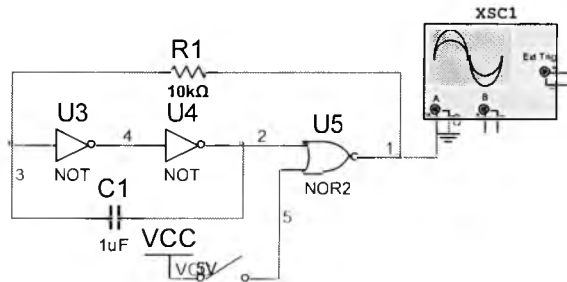
13-rasmdagi ChB sxemasini yig'ing va tadqiq qiling. Kalit yordamida kirish impulslarini uzating va 9 chi impulsda sxema nolinch holatga o'tishiga ishonch hosil qiling.

6.5. TIG sxemasini sintez qilish

TIG sifatida generatorlarning namunaviy sxemasini va takt impulslar shakllantiruvchisini olish mumkin. Mantiqiy elementlardagi TIG misollari 14-16 rasmlarda keltirilgan.



14-rasm. Takt impulslar generatoti sxemasi

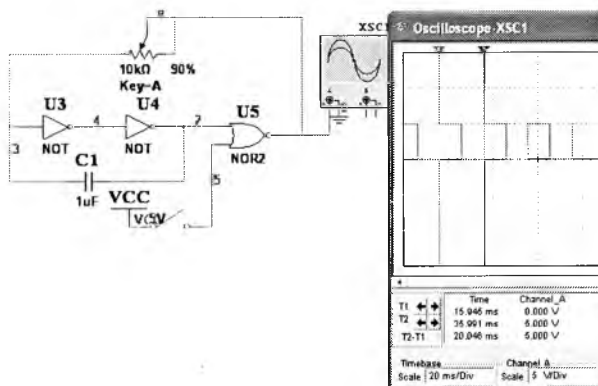


15-rasm. 2 YoKI-EMAS mantiqiy elementlari orqali TIG

15-rasmda, 14- rasmdan farqli TIGlarni 2 YoKI-EMAS mantiqiy elementlari orqali ishga tushurish imkoni ko'zda tutilgan. 16 rasmdagi sxemada o'zgaruvchi rezistr yordamida TIG chiqish signallari chastotalari bir tekis o'tish imkoniyatlari ko'zda tutilgan.

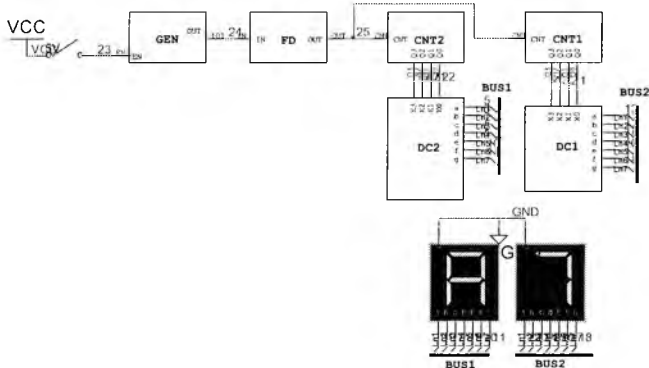
Bu sxemalarning R va C parametrlari f chastota bilan $f = 1 / (2RC)$ munosabat bilan bog'langan. Uning asosida R va C larni qiymatini hisoblash mumkin. Masalan, Naprimer, $f_1 = 50 \text{ kHz}$ va $C = 0,1 \text{ mF}$ berilgan. U holda hisoblash natijasi $R = 10 \text{ k}\Omega$.

15-rasmdagi sxemani $f_1=50$ Gts olish uchun yig'ing va tadqiq qiling. TIG ishini tekshirish uchun uning chiqishiga chastotomer (Freq Counter – XFC1) ulash kerak. Agar chastota berilgandan farq qilsa, u holda R yoki C ni tanlash bilan qiymatlarga tuzatishlar kiritish kerak. Har bir funktsional qurilmani sintez qilishdan keyin test o'lchov asboblari yordamida uning ish qobiliyatini tekshirish kerak. So'ngra hamma sxemalarni bitta yagona sxemaga birlashtirish kerak va oxirgi ulash va tekshirish ishlarini bajarish kerak. Loyihalanayotgan sxemaning funktsional bloklarini yanayam ixcham lashtirish uchun ularni qism sxemalar bilan almashtirish mumkin. Shuningdek, sxemaning maydonini to'suvchi o'tkazgichlarning sonini kamaytirish uchun shinalardan foydalanilsa bo'ladi.



16-rasm. O'zgaruvchi rezistr yordamida TIG sxemasi

Tayyor RQ ning funktsional blokli va shinali qism sxemalari bilan umumiy sxemasi 17 rasmda keltirilgan.



17-rasm. RQ ning funksional blokli va shinali qism sxemalari bilan umumiy sxemasi

7. Kurs loyihagini himoyaga taqdim etish va taqrizlar, himoya qilish va baholash mezonlari

Kurs loyihagini himoya qilish talabning bajarilgan ishlar bo'yicha qisqacha dokladidan va savollarga javobidan, bunda beriladigan savollar kurs loyihasi asoslanadigan nazariya va amaliyot bo'limlariga taaluqli bo'ladi. Himoyadan oldin kurs loyihasing tugallangan va rasmiylashtirilgan hisob-tushuntirish qismi talaba tomonidan imzolandi va rahbarga tekshirishga belgilangan muddatdan uch kun topshiriladi.

Loyihani baholanayotganda texnik echimning tahlilining hajmi va murakkabligi, bajarilgan hisoblashlarning sifati, ishni bajarilishi va rasmiylashtirish darajasi, ishni himoya qilishdagi ma'ruzaning mazmuni va savollarga javoblar hisobga olinishi kerak.

Loyihani himoyasi hay'at oldida ma'ruzani va savol-javobni o'z ichiga olgan holda amalga oshiriladi. Loyihani himoyasida talabaga ma'ruza uchun 8 minutga yaqin vaqt ajratiladi. Himoyaning umumiy davomiyligi 10...15 minutni tashkil etadi.

8. Adabiyotlar ro'yxati

1. Певницкий С.Ю. Разработка печатных плат в NI Ultiboard. Издательство: ДМК Пресс, 2012. – 256 с.
2. Гололобов В.Н. Proteus VSM - русское руководство Издательство: ДМК Пресс, 2012. – 26 с.
3. Улжаев Э. Микропроцессорлар ва микроЭХМ асослари. Ўқув қўлланма. –Тошкент. 2012.
4. Хернитер Марк Е. Multisim 7: Современная система компьютерного моделирования и анализа схем электронных устройств / Пер. с англ. А.И. Осипова. – М.: Издательский дом ДМК-пресс, 2006.
5. Кардашев Г.А. Виртуальная электроника. Компьютерное моделирование аналоговых устройств. – М.: Горячая линия – Телеком, 2002. – 260 с.
6. Кучумов А.И. Электроника и схемотехника: Учеб. пособ. М: Гелиос АРВ, 2002.
7. Новожилов О.П. Основы цифровой техники: Учеб. пособие для вузов. – М.: ИП «Радиософт», 2004.
8. Миловзоров О.В. Электроника: Учебник для вузов. – М.: Высш. шк., 2005.
9. Лачин В.И., Савёлов Н.С. Электроника: Учеб. пособ. Ростов н/Д: изд-во Феникс, 2000.
10. Браммер Ю.А. Цифровые устройства: Учеб.пособ. для вузов. М.:Высш.шк. 2004.

1-ilova

O‘ZBEKISTON RESPUBLIKASI OLIY VA O‘RTA MAXSUS TA‘LIM
VAZIRLIGI

TOSHKENT DAVLAT TEXNIKA UNIVERSITETI

Kafedra

“Elektron qurilmalarni loyihalash va konstruksiyalash(CAD, CAM, CAE)”
fanidan

mavzuidagi kurs loyihasining hisob-tushuntirish yozuvi

Bajardi: _____ -guruh talabasi _____

Rahbar: _____
imzo F.I.O

Toshkent-2020

O'ZBEKISTON RESPUBLIKASI OLIY VA O'RTA MAXSUS TA'LIM
VAZIRLIGI
TOSHKENT DAVLAT TEXNIKA UNIVERSITETI

Tasdiqlayman
.....Kafedra mudiri

Kafedra _____
202... yil «.....»

Kurs loyihasi (ishi)

Fan _____

Guruh _____ Talaba _____ Rahbar _____

T O P S H I R I Q

1. Loyiha mavzusi _____

2. Dastlabki ma'lumotlar _____

3. Qo'llanmalar _____

4. Hisoblash-tushuntirish yozuvi _____

5. Grafik qismining tarkibi _____

6. Qo'shimcha ma'lumotlar va ko'rsatmalar _____

7. Loyiha(ishi)ni topshirish muddati

| | | | | | | | | | |
|------|--|--|--|--|--|--|--|--|--------|
| | | | | | | | | | Himoya |
| Fakt | | | | | | | | | |
| Reja | | | | | | | | | |

Talaba

Rahbar

Kurs loyihalariga mavzular

| No var. | Kurs loyihasi mavzusi | ME bazisi |
|---------|--|-----------|
| 1 | 3-razryadli Shifratorni loyihalash | VA-EMAS |
| 2 | 4-razryadli Shifratorni loyihalash | VA-EMAS |
| 3 | 3-razryadli Shifratorni loyihalash | YoKI-EMAS |
| 4 | 4-razryadli Shifratorni loyihalash | YoKI-EMAS |
| 5 | Ikkili-o'nli Shifratorni loyihalash | VA-EMAS |
| 6 | Ikkili-o'nli Shifratorni loyihalash | YoKI-EMAS |
| 7 | 3-razryadli Deshifratorni loyihalash | VA-EMAS |
| 8 | 3-razryadli Deshifratorni loyihalash | YoKI-EMAS |
| 9 | 4-razryadli Deshifratorni loyihalash | VA-EMAS |
| 10 | 4-razryadli Deshifratorni loyihalash | YoKI-EMAS |
| 11 | Ikkili-o'nli Deshifratorni loyihalash | VA-EMAS |
| 12 | Ikkili-o'nli Deshifratorni loyihalash | YoKI-EMAS |
| 13 | 4-razryadli yarimjamlagichni loyihalash | VA-EMAS |
| 14 | 4-razryadli yarimjamlagichni loyihalash | YoKI-EMAS |
| 15 | 4-razryadli to'liq jamlagichni loyihalash | VA-EMAS |
| 16 | 4-razryadli to'liq jamlagichni loyihalash | YoKI-EMAS |
| 17 | 3-razryadli Multipleksorni loyihalash | VA-EMAS |
| 18 | 3-razryadli Multipleksorni loyihalash | YoKI-EMAS |
| 19 | 4-razryadli Multipleksorni loyihalash | VA-EMAS |
| 20 | 4-razryadli Multipleksorni loyihalash | YoKI-EMAS |
| 21 | 3-razryadli Demultipleksorni loyihalash | VA-EMAS |
| 22 | 3-razryadli Demultipleksorni loyihalash | YoKI-EMAS |
| 23 | 4-razryadli Demultipleksorni loyihalash | VA-EMAS |
| 24 | 4-razryadli Demultipleksorni loyihalash | YoKI-EMAS |
| 25 | 6-razryadli yarimjamlagichni loyihalash | VA-EMAS |
| 26 | 6-razryadli yarimjamlagichni loyihalash | YoKI-EMAS |
| 27 | 6-razryadli to'liq jamlagichni loyihalash | VA-EMAS |
| 28 | 6-razryadli to'liq jamlagichni loyihalash | YoKI-EMAS |
| 29 | 8-razryadli siljitivchi registrni loyihalash | VA-EMAS |
| 30 | 8-razryadli siljitivchi registrni loyihalash | YoKI-EMAS |

Mundarija

| | |
|--|----|
| KIRISH | 3 |
| 1. Kurs loyihasining maqsadi | 3 |
| 2. Kurs loyihasini bajarish bo'yicha ko'rsatmalar..... | 4 |
| 3. Bajarish tartibi va muddatlari | 5 |
| Kurs loyihasining hajmi..... | 6 |
| 4. Kurs loyihasi(ishi)ning mavzulari va mavzularni tanlash tartibi | 6 |
| 5. Hisob-tushuntirish qismiga talablar..... | 6 |
| 6. Grafik qismini rasmiylashtirishga talablar | 7 |
| 6.1. Kurs loyihasini Multisim muxitida bajarish namunasi | 7 |
| 6.2. DHSlarning sxemalarini hisoblash va sintez qilish. | 9 |
| 6.3. Hisoblagich sxemasini hisoblash va sintez qilish. | 13 |
| 6.4. Chastota bo'luvchi sxemasini sintez qilish | 15 |
| 6.5. TIG sxemasini sintez qilish | 17 |
| 7. Kurs loyihasini himoyaga taqdim etish va taqrizlar, himoya qilish va baholash mezonlari. | 19 |
| 8. Adabiyotlar ro'yxati..... | 20 |
| 1-ilova | 21 |
| 2-ilova | 22 |
| Kurs loyihalariga mavzular..... | 23 |

Muharrir: Sidikova K.A.
Musahhih: Tashpulatova Sh.A.